

19 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

12 **Offenl gungsschrift**  
10 **DE 196 46 015 A 1**

51 Int. Cl.<sup>6</sup>:  
**H 01 S 3/19**  
H 01 S 3/25  
H 01 S 3/085  
H 01 L 33/00  
H 01 L 21/58

21 Aktenzeichen: 196 46 015.8  
22 Anmeldetag: 7. 11. 96  
43 Offenlegungstag: 5. 6. 97

DE 196 46 015 A 1

30 Unionspriorität: 32 33 31  
30.11.95 US 565537

71 Anmelder:  
Hewlett-Packard Co., Palo Alto, Calif., US

74 Vertreter:  
Schoppe, F., Dipl.-Ing.Univ., Pat.-Anw., 81479  
München

72 Erfinder:  
Kish jun., Fred A., San Jose, Calif., US; Schneider  
jun., Richard P., Mountain View, Calif., US

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Oberflächen-emittierender Vertikalhohlraumlaser mit transparentem Substrat, hergestellt durch Halbleiter-Waferbonden

57 Bei einem Verfahren zum Herstellen von Oberflächen-emittierenden Vertikalhohlraumlasern mit transparentem Substrat ("VCSELS") wird ein Waferbonden verwendet. Die aktiven Schichten der VCSELS befinden sich viel näher an einer Wärmesenke als es bei bekannten VCSELS mit absorbierendem Substrat möglich ist. Der verbesserte Wärmetransport von der aktiven Schicht zu der Wärmesenke ermöglicht einen Betrieb mit höherem Strom mit einer erhöhten Lichtausgabe als ein Ergebnis der geringeren thermischen Impedanz des Systems. Alternativ kann die gleiche Lichtausgabe bei geringeren Treiberströmen von dem Wafer-gebondeten VCSEL erhalten werden. Weitere Ausführungsbeispiele verwenden ein Waferbonden, um eine Stromverdichtung, eine strommäßige und/oder optische Eingrenzung in einem VCSEL zu verbessern, und um zusätzliche optoelektronische Bauelemente mit dem VCSEL zu integrieren.

DE 196 46 015 A 1

## Beschreibung

Diese Erfindung bezieht sich auf das Gebiet von Licht-emittierenden Halbleiterbauelementen. Dieselbe bezieht sich speziell auf die Herstellung von Oberflächen-emittierenden Lasern mit vertikalem Hohlraum ("VCSEL"; VCSEL = vertical cavity surface emitting laser) unter Verwendung von Halbleiterwafer-bondtechniken. Diese Techniken haben VCSELs mit einem geringen thermischen Widerstand und/oder einer verbesserten Strom/Optik-Eingrenzung zur Folge.

Ein Standard-VCSEL wird durch das Platzieren eines p-n-Übergangs mit einer Licht-emittierenden aktiven Region zwischen zwei Spiegeln hohen Reflexionsvermögens gebildet. Die Spiegel sind üblicherweise aus Stapeln von Materialien mit abwechselnd hohem und tiefem Brechungsindex gebildet, von denen jedes eine optische Dicke aufweist, die einem ungeraden ganzzahligen Vielfachen von  $1/4$  der Emissionswellenlänge der aktiven Region entspricht. Diese Stapel sind üblicherweise aus Halbleiterlegierungen zusammengesetzt, können jedoch auch aus dielektrischen Isolatoren, reflektierenden Metallen oder einer beliebigen Kombination dieser Materialien bestehen. Typischerweise ist der Halbleiterspiegelstapel aus Gründen der Flexibilität des Bauelement-Entwurfs und der -Zuverlässigkeit benachbart zu der aktiven Schicht.

Das Halbleiterwaferbonden ist in der Technik bekannt und wird verwendet, um optoelektronische Bauelemente herzustellen. Es wurde verwendet, um Licht-emittierende Dioden mit verbesserten Lichtextraktionseigenschaften herzustellen (siehe US-Patent Nr. 5,376,580). Waferbonden wurde ferner verwendet, um einen Typ eines VCSEL-Bauelements herzustellen, bei dem Spiegelstapel hohen Reflexionsvermögens mittels Waferbond-techniken an einer Licht-emittierenden aktiven Schicht angebracht sind (siehe J.J. Dudley u. a., "Low Threshold Wafer Fused Long Wavelength Vertical Cavity Lasers", Appl. Phys. Lett. 64, S. 1463-5, 21. März 1994). Diese Technik ist bevorzugt, wenn das Aufwachsen einer Gitter-angepaßten Hochqualitäts-Spiegel- und Aktivschicht-Struktur aufgrund des geringen Brechungsindexkontrastes, der in derartigen Materialsystemen wie InP, InGaAsP, InAlGaAs vorliegt, schwierig ist.

Ein bekannter VCSEL mit einem absorbierenden Substrat ("AS") ist in Fig. 1 gezeigt. Der VCSEL 10 besteht aus einer aktiven Schicht 11, wobei die aktive Schicht zumindest einen ersten p-n-Übergang mit einem oder mehreren Quantentöpfen aufweist und eine kleinere Gesamtdicke als  $22\text{ }\mu\text{m}$  besitzt, einem, oberen und einem unteren verteilten Bragg-Reflektor ("DBR"; DBR = distributed Bragg reflector) 13 und 15, wobei jeder DBR etwa 2 bis  $5\text{ }\mu\text{m}$  dick und für die Wellenlänge des Lichts, das durch die aktive Schicht 11 erzeugt wird, teilweise transparent ist, und einem AS 17, das zumindest  $100\text{ }\mu\text{m}$  dick ist. Die DBRs weisen ferner eine Mehrzahl dünner Schichten auf, wobei jede Schicht einen unterschiedlichen Dotierungstyp besitzt. Eine Ringkontaktmetallisierung 19 und eine untere Kontaktmetallisierung 21 ermöglichen, daß ein Strom durch den VCSEL fließt. Die untere Kontaktmetallisierung ist wiederum chipmäßig an einer Metallwärmesenke 23 befestigt. Licht verläßt den VCSEL primär durch den oberen DBR 13. Eine bestimmte Form einer Stromeingrenzung, unter Verwendung einer Implantation, umgekehrt vorgespannter p-n-Übergang-Sperrschichten oder eines anderen bekannten Verfahrens ist im allgemeinen über/oder unter der aktiven Schicht verwendet, um die Träger, die in die aktive Schicht injiziert werden, in dem Bereich, der durch den Ringkontakt 19 definiert ist, zu begrenzen.

VCSELs tendieren dazu, aufgrund der relativ hohen Serienwiderstände, die durch die DBRs eingeführt werden, ebenso wie der höheren Stromdichten und der kleinen aktiven Volumen in dem Bauelement eine große Menge innerer Wärme zu erzeugen. Das AS verstärkt dieses Problem, da die aktive Schicht "oben" befestigt werden muß, das bedeutet entfernt von der Wärmesenke, um zu ermöglichen, daß Licht aus dem Bauelement austritt. Dies hat zur Folge, daß die aktive Schicht weiter als  $100\text{ }\mu\text{m}$  von der Wärmesenke entfernt ist. Bei dem gegebenen langen Abstand zu der Wärmesenke wird Wärme weniger wirksam aus dem VCSEL abgeleitet, was eine aktive Schicht zur Folge hat, die bei einer höheren Temperatur arbeitet. Dies reduziert den Gesamtwirkungsgrad des VCSEL und begrenzt die Fähigkeit eines Benutzers, den VCSEL mit einem höheren Treiberstrom zu treiben, was eine erhöhte Leistungsausgabe liefern würde.

Das Verbessern des thermischen Widerstands von VCSELs würde deren Verhalten verbessern und wäre daher hoch erwünscht.

Der vorliegenden Erfindung liegt die Aufgabe zugrunde, Oberflächen-emittierende Vertikalhohlraumlaserdioden zu schaffen, die einen verbesserten thermischen Widerstand aufweisen.

Diese Aufgabe wird durch Oberflächen-emittierende Vertikalhohlraumlaserdioden gemäß Anspruch 1 und 16, sowie ein Array von Oberflächen-emittierenden Vertikalhohlraumlasern gemäß Anspruch 15 gelöst.

Des weiteren liegt der vorliegenden Erfindung die Aufgabe zugrunde, Verfahren zum Herstellen von Oberflächen-emittierenden Vertikalhohlraumlasern, die einen verbesserten thermischen Widerstand aufweisen, zu schaffen.

Diese Aufgabe wird durch Verfahren gemäß den Ansprüchen 17, 30 und 32 gelöst.

Die vorliegende Erfindung beschreibt Verfahren zur Verwendung des Waferbondens, um ein absorbierendes Substrat durch ein transparentes Substrat zu ersetzen, um einen VCSEL mit einem geringeren thermischen Widerstand und einer höheren Effizienz zu erzeugen. Die Waferbondtechniken können ferner verwendet werden, um die strommäßige und optische Eingrenzung der VCSELs zu verbessern, was ebenfalls zu einem besseren Verhalten führt.

Ein erstes Ausführungsbeispiel der vorliegenden Erfindung weist Vorrichtungen und Verfahren zum Herstellen eines VCSEL unter Verwendung eines Waferbondens auf, um ein absorbierendes Substrat durch ein transparentes Substrat zu ersetzen. Die aktive Schicht des TS-VCSELs (TS = transparentes Substrat) befindet sich näher an der Wärmesenke, was ein besseres thermisches Verhalten und somit einen besseren Wirkungsgrad zur Folge hat. Dieses Ausführungsbeispiel kann ferner das Integrieren des VCSEL mit anderen optoelektronischen Komponenten erleichtern.

Ein zweites Ausführungsbeispiel der vorliegenden Erfindung umfaßt Vorrichtungen und Verfahren zum

Herstellen von VCSELs unter Verwendung eines Waferbondens, bei denen sich gemusterte Strom- und/oder Optik-Eingrenzungsregionen in unmittelbarer Nähe zu der Waferbondgrenzfläche und der aktiven Schicht befinden. Die resultierenden Bauelemente zeigen in Bereichen, die den Schwellenstrom, die Schwellenspannung, die Monomodestabilität, den Wirkungsgrad und die Ausgangsleistung einschließen können, verglichen mit bekannten VCSELs ein verbessertes Verhalten.

Bezugnehmend auf die beiliegenden Zeichnungen werden nachfolgend bevorzugte Ausführungsbeispiele der vorliegenden Erfindung näher erläutert. Es zeigen:

Fig. 1 eine Querschnittsansicht eines bekannten VCSEL mit einem absorbierenden Substrat;

Fig. 2 einen Graph, der die Strom/Licht-Ausgabebeziehung für einen AS- oder TS-VCSEL, der mit "Übergang oben" angebracht ist, und einen TS-VCSEL, der mit "Übergang unten" angebracht ist, zeigt;

Fig. 3 den Kontakt mit durchgehender Geometrie, der in einem TS-VCSEL (a) verwendet werden kann, verglichen mit dem Kontakt mit ringförmiger Geometrie, der in einem AS-VCSEL (b) erforderlich ist;

Fig. 4 eine Querschnittsansicht eines ersten Ausführungsbeispiels der vorliegenden Erfindung;

Fig. 5 das Verfahren, das verwendet wird, um das erste Ausführungsbeispiel der vorliegenden Erfindung herzustellen;

Fig. 6 Ausführungsbeispiele der vorliegenden Erfindung, bei denen ein Photodetektor mit dem VCSEL integriert wurde;

Fig. 7 eine Variation des Ausführungsbeispiels, das in Fig. 5 gezeigt ist;

Fig. 8a das Verfahren, das verwendet wird, um VCSELs mit gemusterten Stromsperr- und/oder Optik-Eingrenzungsregionen herzustellen;

Fig. 8b einen VCSEL mit gemusterten Stromsperr- und/oder Optik-Eingrenzungsregionen; und

Fig. 8c einen VCSEL mit Stromsperr- und/oder Optik-Eingrenzungsregionen in dem DBR.

Das Waferbonden ist bei der Verwendung mit Si und SiO<sub>2</sub> eine relativ ausgereifte Technologie. Seine Verwendung wurde in jüngerer Zeit auf Verbindungshalbleiter ausgedehnt. Auf diesem Gebiet umfassen Anwendungen das Waferbonden "dicker" transparenter Fenster an Licht-emittierende Diodenstrukturen ("LED"-Strukturen), was eine größere Lichtextraktion von der LED erlaubt, und das Waferbonden von Kontrast-DBRs mit hohem Brechungsindex an VCSELs mit großen Wellenlänge.

Die thermische Leitung innerhalb bekannter VCSELs kann durch die Verwendung des Verbindungshalbleiter-Waferbondens verbessert werden, um ein absorbierendes Substrat (AS) durch ein transparentes Substrat (TS) zu ersetzen. Wenn ein TS verwendet ist, kann der VCSEL auf einer Wärmesenke befestigt werden, wobei seine aktive Schicht weniger als 5 µm von der Wärmesenke entfernt ist ("Übergang unten"), was den thermischen Widerstand des montierten Bauelements stark verbessert. Eine theoretische 2- bis 5-fache Zunahme der Gesamtlichtausgabe kann in den resultierenden Bauelementen möglich sein. Alternativ kann der VCSEL mit einem geringeren Treiberstrom betrieben werden und noch die gleiche Gesamtlichtausgabe liefern (Betrieb mit höherem Wirkungsgrad).

Fig. 2 ist ein Graph des relativen Verhaltens eines AS- oder TS-VCSEL, der mit dem "Übergang oben" montiert ist, und einem TS-VCSEL, der "Übergang unten" montiert ist. Wie der Graph verdeutlicht, nimmt über einem bestimmten Treiberstrom die AS-VCSEL-Lichtausgabe ab. Bei den gleichen oder etwas höheren Treiberströmen nimmt die Lichtausgabe des TS-VCSEL weiterhin zu. Dieses verbesserte Verhalten wird durch die Möglichkeit, ein TS-Bauelement "Übergang unten" zu montieren, erleichtert, um Wärme, die in dem Bauelementen erzeugt wird, abzuleiten. Die Erwärmung des Bauelements ist die Folge der Leistung, die nichtstrahlend in der aktiven Schicht in Wärme zerstreut wird, oder die aus Joulescher Wärme in dem Bauelement auftritt. Der letztgenannte Effekt ist infolge des hohen Serienwiderstands in Spiegelstapeln und Kontaktschichten in VCSEL-Bauelementen sehr signifikant. Die große Wärmemenge, die in dem VCSEL erzeugt wird, ist für die Abnahme der Lichtausgabe, die bei höheren Strömen in dem VCSEL von Fig. 2 zu beobachten ist, verantwortlich. Dieser Effekt ist in VCSELs aus AlGaAs/GaAs (< 850 nm) und AlGaInP/GaAs (< 690 nm) viel schwerwiegender, bei denen ein Trägerschwund über die aktive Schicht mit zunehmender Temperatur wesentlich zunimmt. Der TS-VCSEL kann "Übergang unten" montiert werden, wobei die aktive Schicht und die DBRs in unmittelbarer Nähe (< 10 µm) zu einer Wärmesenke hoher thermischer Leitfähigkeit sind, was ermöglicht, daß Wärme effizienter von dem Bauelement beseitigt wird. Das verbesserte thermische Verhalten kann einen vergrößerten Bereich eines Monomodebetriebs (für Longitudinal- und/oder Transversal-Moden) als ein Ergebnis des Minimierens der Änderungen des Brechungsindex und des Verstärkungsprofils, die durch die Erwärmung in dem Bauelement bewirkt werden, fördern.

Ein TS-VCSEL kann einen kreisförmigen Metallkontakt direkt benachbart zu dem DBR-Halbleiterspiegelstapel verwenden. Das transparente Substrat, das als ein Austrittsmedium für die Laseremission dient, erlaubt diese Bauelementgeometrie. Eine "dicke" (> 100 µm) leitfähige Schicht (Trägerkonzentration > 10<sup>16</sup> cm<sup>-3</sup>) stellt sicher, daß sich der Strom adäquat von dem Kontakt auf der TS-Seite verteilen kann, und gleichzeitig von einem lichtundurchlässigen durchgehenden (beispielsweise kreisförmigen, quadratischen, usw.) Kontakt, direkt über den DBR-Schichten hohen Widerstands platziert ist (siehe Fig. 3a), der direkt über dem Emissionsbereich injiziert werden kann. Diese Geometrie steht im Kontrast zu der eines AS-VCSEL, bei dem der einzige Lichtaustrittsweg einen ringförmigen Kontakt benachbart zu dem DBR-Halbleiterspiegelstapel hohen Widerstands (siehe Fig. 3b) notwendig macht. Typische Emissionsbereiche sind 1 bis 40 µm für VCSELs. Die kreisförmige TS-Kontaktgeometrie reduziert den Strom, der sich von dem Kontakt, der benachbart zu dem DBR-Stapel ist, verdichtet, stark, speziell für Bauelemente mit großer Emissionsfläche. Der Strom in dem TS-VCSEL-Bauelement, das in Fig. 3a gezeigt ist, wird daher viel gleichmäßiger und effizienter in die Lasertätigkeitsregion injiziert. Dies wiederum fördert Verbesserungen des Schwellenstroms, der Schwellenspannung, des Wirkungsgrads, des Monomodebetriebs, usw.

Herkömmliche VCSELs können auf ein transparentes Substrat gewachsen werden, wenn die Gitterkonstante

der epitaxial aufgewachsenen DBRs und der aktiven Schicht, die für eine gegebene Emissionswellenlängen entworfen ist, gittermäßig an das Substrat angepaßt sind, das für die Emissionswellenlänge der aktiven Region optisch transparent ist. Eine Gitteranpassung ist notwendig, um die Erzeugung von Gittereffekten zu verhindern, die das Verhalten oder die Zuverlässigkeit der VCSELS beeinträchtigen würden. Im allgemeinen muß die Differenz der Gitterkonstanten zwischen dem Substrat und den epitaxialen aktiven Schichten und den Halbleiter-DBRs derart sein, daß  $|a - a_0/a_0| < 10^{-3}$ , wobei  $a$  die Gitterkonstante jeder der epitaxialen Schichten und  $a_0$  die Gitterkonstante des Aufwachssubstrats ist. Zu Zwecken dieser Erfindung sind Gitter-angepaßt Schichten mit definiert, um derart zu sein, daß ihre Gitterkonstanten  $|a - a_0/a_0| < 10^{-3}$  sind. Eine Ausnahme sind "dünne" pseudomorphe Schichten, deren Dicken unter der kritischen Dicke sind, bei der Gittereffekte aufgrund einer Gitterfehlanpassung erzeugt werden.

Es existieren nur wenige Aktivschicht-Wellenlängen/Substratbandlückenenergie-Kombinationen, die brauchbare TS-VCSELS durch einen Gitter-angepaßten epitaxialen Aufwuchsprozeß erzeugen. Diese umfassen 1,5 µm/InP, 1,3 µm/InP und 980 nm/GaAs, die allesamt demonstriert wurden. Ungünstigerweise sind jedoch technologisch derart wichtige Wellenlängen wie 780 bis 880 nm und weniger als 690 nm keine Kandidaten für diesen Gitter-angepaßten epitaxialen Aufwuchsprozeß, da kein Gitter-angepaßtes transparentes Substrat verfügbar ist.

Für diejenigen Aktivschicht-Wellenlängen/Substratbandlückenenergie-Kombinationen, für die ein Aufwuchsverfahren nicht verwendet werden kann, kann ein transparentes Substrat das absorbierende Substrat ersetzen, wenn ein Verbindungshalbleiter-Waferbonden verwendet wird. Diese Technik fördert das Aufwachsen eines gesamten VCSEL-Bauelements (DBRs, aktive Schicht) einer sehr hohen Qualität und das nachfolgende Aufbringen eines Gitter-fehlangepaßten Substrats, ohne das Einführen schädlicher Defekte in die VCSEL-Aktivschicht/DBR-Struktur. Fig. 5 zeigt schematisch das benötigte Verfahren, um einen solchen VCSEL herzustellen. Ein transparentes Substrat (TS) 71 wird mittels eines Waferbondverfahrens auf die Kombination 73 aus oberem DBR, aktiver Schicht, unterem DBR und absorbierendem Substrat aufgebracht. Nach dem Waferbonden kann die absorbierende Schicht 73 selektiv auf eine von mehreren Arten entfernt werden, einschließlich eines Ätzens, wodurch ein VCSEL mit einem transparentem Substrat erzeugt wird.

Ein VCSEL, der gemäß den Lehren der vorliegenden Erfindung hergestellt ist, ist in Fig. 4 gezeigt. Der TS-VCSEL 50 besteht aus einer aktiven Schicht 51, einem oberen und einem unteren Gitter-angepaßten DBR 53 bzw. 55, einem transparenten Substrat 57, einer Ringkontaktmetallisierung 59, einer unteren Kontaktmetallisierung 61 und einer Wärmesenke 63. Obwohl jede dieser Komponenten ähnlich denjenigen ist, die den VCSEL 10 bilden (siehe Fig. 1), ist bei dem VCSEL 50 das transparente Substrat 57 mittels eines Waferbondens an dem oberen DBR 53 angebracht, wodurch eine Wafer-gebundene Grenzfläche 65 erzeugt wird. Der Abstand von der aktiven Schicht 51 zu der Wärmesenke 63 ist nicht größer als 5 µm, was den thermischen Widerstand des Bauelements stark reduziert, wodurch die Gesamtwärme-Beseitigungsrate von der aktiven Schicht 51 und den DBRs 53 und 55 zu der Wärmesenke 63 erhöht wird.

Das resultierende VCSEL-Bauelement zeigt, wenn es "Übergang unten" montiert ist, einen geringeren thermischen Widerstand. Der exakte thermische Widerstand ist eine Funktion einer Vielzahl von Faktoren, einschließlich der Bauelementgeometrie (beispielsweise der Bauelementebeneheit, der Emissionsfläche, der Kontaktgeometrie, usw.), der Dicke und des thermischen Widerstands der einzelnen Schichten in dem Bauelement. Der Unterschied des thermischen Widerstands für 20µm-VCSELS mit einem Emissionsdurchmesser von 980 nm mit einer pseudomorphen aktiven InGaAs-Schicht, die auf ein transparentes GaAs-Substrat aufgewachsen ist, ist  $\approx 5$ mal höher, wenn das Bauelement "Übergang oben" montiert ist, verglichen mit "Übergang unten". Bei dem Wafer-gebundenen TS-VCSEL der vorliegenden Erfindung sollten die Wafer-gebundenen TS-Vorrichtungen die Einführung jedes zusätzlichen thermischen oder elektrischen Widerstands minimieren, einschließlich dessen, der an der Waferverbindung selbst auftritt. Der zusätzliche thermische oder elektrische Widerstand sollte eine kleinere als eine 50%-Zunahme gegenüber dem des "ursprünglichen" Bauelements, wenn "Übergang oben" montiert, betragen. Um dieses Verhalten zu bewahren, muß die Waferverbindung in der Region direkt über der Emissionsfläche kohärent sein, und Materialien geringer thermischer Leitfähigkeit aufweisen. Folglich wird eine derartige TS-Vorrichtung, wenn sie "Übergang unten" montiert ist, einen thermischen Widerstand besitzen, der geringer ist als der der ursprünglichen AS-Vorrichtung. Eine Bauelementstruktur, die diesen Bedingungen genügt, wird als eine solche definiert, die in der Lage ist, einen geringen thermischen Widerstand zu zeigen.

Der spezifische Widerstand der Waferverbindung und/oder des transparenten Substrats kann bei der vorliegenden Erfindung zwei unterschiedliche Bauelementstrukturen diktieren. Die erste Struktur verwendet ein leitfähiges transparentes Substrat (Trägerkonzentration  $> 10^{16} \text{ cm}^{-3}$ ) und eine Waferverbindung eines geringen Ohmschen Widerstands (die einen zusätzlichen Reihenwiderstand von weniger als 50% der ursprünglichen nicht-gebundenen AS-Bauelementstruktur hinzufügt). Bei dieser Struktur können die Kontakte direkt zu dem transparenten Substrat hergestellt werden, was die Stromverteilung in der Bauelementstruktur verbessert. Bei einer zweiten Wafer-gebundenen TS-VCSEL-Struktur ist entweder die Waferverbindung oder das Substrat selbst ausreichend resistiv (außerhalb der vorher genannten Bereiche), um zu verhindern, daß Kontakte zu dem transparenten Substrat hergestellt werden. Bei dieser Situation können elektrische Kontakte zu der aktiven Region in nächster Nähe des transparenten Substrats entweder zu dem darunterliegenden DBR oder direkt zu einer der Schichten in der aktiven Region (Innenhohlraumkontakt) hergestellt werden.

Der Waferbondprozeß kann einen Hochtemperatur-Verarbeitungsschritt erfordern. Derartige hohe Temperaturen oder andere Herstellungsanforderungen können es wünschenswert machen, zusätzliche reflektierende Schichten auf jeder Seite des transparenten Substrats der in dem ursprünglichen DBR zu bilden. Diese Schichten können aus Schichten von Halbleiterlegierungen und/oder Dielektrika mit hohem oder tiefem Brechungsindex bestehen. Die Materialien auf dem transparenten Substrat müssen nicht an eine der Schichten Gitter-angepaßt sein und dienen dazu, das Reflexionsvermögen des DBR benachbart zu der Waferverbindung

zu erhöhen. Es kann ferner erwünscht sein, Zwischenschichten auf jeder Seite der gebondeten Grenzfläche zu plazieren, um ein  $k$  härentes und/oder ein Bonden mit geringem Widerstand zu liefern (beispielsweise solche Materialien, daß die Massentransportraten der Materialien auf jeder Seite der Grenzfläche nahezu die gleichen sind (beispielsweise  $\text{InP/InGaAs}$ ) oder sehr unterschiedlich (beispielsweise  $\text{SiO}_2/\text{GaAs}$ )). Es kann ferner erwünscht sein, die äußere Oberfläche des transparenten Substrats in eine Linse, ein Brechungsgitter oder eine ähnliche Struktur zu strukturieren. Dies kann vor oder nach dem Waferbonden durchgeführt werden und würde dazu dienen, das gesamte oder einen bestimmten Teil des Lichts, das durch den VCSEL emittiert wird, umzuleiten oder zu fokussieren.

Das Waferbonden kann in VCSEL-Bauelementen ferner verwendet werden, um die Integration mit anderen optoelektronischen Komponenten zu fördern. Ein Wafer-gebondetes transparentes Substrat erleichtert diese Integration durch das Vorsehen zweier Lichtausgabeoberflächen (wohingegen bei einem AS-Bauelement nur eine vorgesehen ist). Folglich können auf der äußeren TS-Oberfläche optoelektronische Komponenten angebracht sein. Diese Komponenten können Photodetektoren, Phototransistoren, optische Modulatoren, usw. einschließen. Fig. 6a ist ein Beispiel, bei dem ein Photodetektor 81 auf dem transparenten Substrat 83 des Wafer-gebondeten VCSEL 80 angebracht ist. Eine derartige Anordnung kann sehr erwünscht sein, da die Photodiode verwendet werden könnte, um die Laserausgabe des VCSEL zu überwachen und/oder zu steuern. Bei dieser Konfiguration muß die Photodiode nicht die gesamte Laserausgabe des VCSEL blockieren (beispielsweise können die Photodiode und die Laseremission von der gleichen Seite auftreten). In diesem Fall kann der VCSEL ebenfalls "Übergang unten" montiert sein, was eine verbesserte Wärmeableitung liefert. Der Photodetektor kann benachbart zu dem DBR-Stapel angebracht sein, wie in Fig. 6 gezeigt ist, wobei ermöglicht ist, daß Laserlicht durch das transparente Substrat austritt. Eine Vielzahl von Befestigungstechniken kann verwendet werden, um derartige optoelektronische Komponenten zu befestigen, einschließlich eines Waferbondens, Löt-mittel-Verbindungsverfahren, usw. Die optoelektronische Komponente könnte potentiell auf der gleichen Seite des transparenten Substrats wie der VCSEL integriert sein. In diesem Fall könnte eine gemusterte Oberfläche dazu dienen, Licht in die integrierte Komponente umzuleiten, während noch ermöglicht ist, daß eine Laseremission das transparente Substrat verläßt. Wie in Fig. 7 gezeigt ist, sind VCSEL-Schichten 101 zusammen mit einem Photodetektor 105 auf der unteren Oberfläche des transparenten Substrats 103 befestigt. Eine Linsen-artige Oberfläche 107 leitet einen Teil des Lichts, das durch die VCSEL-Schichten 101 emittiert wird, zu dem Photodetektor 105 um. Diese Konfiguration weist den Vorteil auf, daß der VCSEL noch "Übergang unten" montiert sein kann, was gleichzeitig ein verbessertes thermisches Verhalten ermöglicht.

Das Waferbonden kann ferner verwendet werden, um mehrere VCSEL-Emitter mit einem gemeinsamen Treiberelement elektrisch zu verbinden. Es ist häufig erwünscht, die p-Seite von VCSELs mit einem gemeinsamen Leistungspegel ("p-gemeinsam") elektrisch miteinander zu verbinden, was die Verwendung einer bestimmten, bekannten, elektronischen Treiberschaltung ermöglicht. In diesem Fall sollten die VCSEL-Strukturen auf ein p-Typ-Substrat geringen Widerstands aufgewachsen sein. Jedoch ist dies in der Praxis aufgrund der höheren Defektdichten, die manchmal in p-Typ-Substraten angetroffen werden, und der Tendenz des p-Typ-Dotiermittels in dem Substrat, in die Bauelementschichten zu diffundieren, wobei diese beiden Effekte das Verhalten des Bauelements verschlechtern, schwierig. Unter Verwendung der Lehren der vorliegenden Erfindung werden die VCSEL-Bauelementschichten "p-Seite oben" auf ein n-Typ- oder ein undotiertes Substrat aufgewachsen und dann mit einem Wafer geringen Widerstands Wafer-gebondet, welcher mit einem leitfähigen p-Typ-Substrat gebondet ist. Das ursprüngliche Aufwachssubstrat wird danach entfernt, was eine Struktur zur Folge hat, die in ein p-Gemeinsam-Array von VCSELs hergestellt wird, während die Unversehrtheit der VCSEL-Bauelementschichten beibehalten wird. Bei diesem Ausführungsbeispiel kann das Substrat ein absorbierendes Substrat (AS) oder ein transparentes Substrat (TS) sein. Ferner könnte ein analoger Lösungsansatz zur Herstellung von n-Gemeinsam-Arrays verwendet werden, wenn n-Typ-Substrate einen Begrenzungsfaktor für das Bauelementaufwachsen darstellen.

Eine zusätzliche wichtige Betrachtung bei dem VCSEL-Entwurf ist das Bewirken einer strommäßigen und/oder optischen Eingrenzung in dem Bauelement. Das Erreichen einer Stromeingrenzung in unmittelbarer Nähe der aktiven Schicht verbessert den Bauelementwirkungsgrad. Jedoch ist diese Eingrenzung schwierig zu erreichen, da der Strom im allgemeinen durch die äußersten Schichten der DBRs injiziert wird, die von der aktiven Schicht des Bauelements entfernt sind. Das Eingrenzen der optischen Welle auf die Emissionsfläche parallel zu den Ebenen der epitaxialen Schichten ist wichtig, um ein Überlappen der optischen Moden und des Verstärkungsprofils (der injizierten Stromverteilung) zu erreichen, und erleichtert ferner eine laterale Modendefinition und reduziert Brechungs/Streuungs-Verluste.

Mit Mustern versehene Waferbondtechniken können auf derartige VCSEL-Strukturen angewendet werden, um die optische und/oder strommäßige Eingrenzung in dem VCSEL zu verbessern.

Diese gemusterten Regionen sollten derart sein, daß dieselben einen Stromfluß beschränken oder einen geringeren Brechungsindex zeigen, um eine strommäßige bzw. eine optische Eingrenzung zu bewirken. Für eine wirksame Stromeingrenzung sollten die Stromsperrregionen  $< 2 \mu\text{m}$  von der aktiven Region plaziert sein, und vorzugsweise  $< 0,5 \mu\text{m}$ . Die optischen Eingrenzungsregionen sollten ausreichend nahe an der aktiven Schicht plaziert sein, ( $< 2 \mu\text{m}$ ), und vorzugsweise  $< 0,3 \mu\text{m}$ , um stark mit dem optischen Feld in Wechselwirkung zu treten. Demgemäß können die gemusterten Regionen irgendwo in dem DBR plaziert sein, auf einer oder beiden Seiten der aktiven Schicht. Die strommäßigen und optischen Eingrenzungsregionen können eine einzige Region sein, oder unterscheidbar verschieden und können ferner mehr als eine Region aufweisen.

Wie in Fig. 8a gezeigt ist, wird ein TS-Substrat 121 mit gemusterten Stromsperr- und Optikeingrenzungs-Schichten 123 an VCSEL-Bauelementschichten 125 Wafer-gebondet. Danach wird das Aufwachssubstrat 127 selektiv entfernt. Das fertige Bauelement 120 ist in Fig. 8b gezeigt. Fig. 8b zeigt ferner, wie die Sperrschichten 123 einen Stromfluß zwischen den VCSEL-Schichten 125 und der Kontaktmetallisierung 129 beschränken.

Die Musterung kann auf einer oder beiden der Grenzflächen, die gebondet werden sollen, stattfinden. Die gemusterten Regionen können in einer unmittelbaren Nähe zu der aktiven Schicht plaziert werden, indem nur der Teil des Spiegelstapels aufgewachsen wird, der für den VCSEL auf den VCSEL-Schichten erforderlich ist. Der Rest des Spiegelstapels wird dann auf das Wafer-gebondete Substrat aufgewachsen. Entweder die VCSEL-Spiegel der die Wafer-gebondeten Substrate oder beide können gemustert sein, was ein Einbetten der gemusterten Regionen in unmittelbarer Nähe der aktiven Schicht zur Folge hat. Der VCSEL 150, der in Fig. 8c gezeigt ist, verwendet eine solche eingebettete Musterung. Die nahe Platzierung der Optik/Stromeingrenzungs-schichten an der Licht-emittierenden Schicht förderte die Herstellung von VCSEL-Bauelementen mit sehr gutem Verhalten.

- 10 Die einzige früher bekannte Möglichkeit, diese Bauelemente zu realisieren, bei denen sich die Optik/Strom-Eingrenzung in unmittelbarer Nähe der aktiven Schicht befindet, besteht darin, ein Al-haltiges natürliches Oxid lateral aufzuwachsen. Siehe K.L. Lear, K.D. Choquette, R.P. Schneider, Jr., S.P. Kilcoyne, und K.M. Geib, "Selectively Oxidized Vertical Cavity Surface Emitting Lasers With 50% Power Conversion Efficiency," Electron. Lett., Bd. 31, S. 208—209, 1995. Obwohl dieser Lösungsansatz Bauelemente mit gutem Verhalten zur Folge hat, weist derselbe schwerwiegende potentielle Herstellungs/Zuverlässigkeitsprobleme auf. Das hierin beschriebene Verfahren liefert eine alternative Einrichtung zum Schaffen einer optischen und/oder strommäßigen Eingrenzung in unmittelbarster Nähe der aktiven Region, was einen Hochleistungsbetrieb ermöglicht.

- 15 Obwohl sich diese Beschreibung auf TS-Bauelemente richtet, können die Lehren derselben auch mit AS-Bauelementen verwendet werden, bei denen der gebondete Wafer ein absorbierendes Substrat ist. Eine Vielzahl von Technologien kann für die optische Mustereingrenzung oder die Widerstands/Stromsperr-Regionen in dem Bauelement verwendet werden, wie durch die nachfolgende Tabelle gezeigt ist.

25

30

35

40

45

50

55

60

65

Tabelle 1

| Technik  | Potentielle<br>Einrichtung<br>der Stromein-<br>grenzung | P t ntielle<br>Einrichtung der<br>optischen<br>Eingrenzung |    |
|--|---|--|----|
|  |   |  | 5  |
|  |   |  | 10 |
| Ätzregionen, um<br>Hohlräume außerhalb<br>der Emissionsregion<br>zu bilden           | J   | J  | 15 |
|  |   |  | 20 |
| Ionenimplantation  | J   | N (kleine Wirkung)   | 25 |
| Diffusion  | J   | N (kleine Wirkung)   | 30 |
| Störstellen-indi-<br>zierte Schichtun-<br>ordnung                                    | J   | J  | 35 |
| Ätzen und Wiederauf-<br>wachsen von Sperr-<br>schichten und/oder<br>Heteroübergängen | J   | J  | 40 |
| Ätzen und Abschei-<br>dung eines dielek-<br>trischen Materials                       | J   | J  | 45 |
| Oxidation einer<br>Al-haltigen III-V-<br>Halbleiterschicht                           | J   | J  | 50 |

Tabelle 2 listet die Mehrzahl von Wellenlängen und Materialsystemen unter Verwendung der Techniken und Verfahren dieser Beschreibung auf.

55

60

65

Tabelle 2

|    | <u>Wellenlänge</u> | <u>Gitter-angepaßtes</u><br><u>Substrat</u> | <u>aktive Schicht</u>                                       | <u>Poten-</u><br><u>tial TS</u> |
|----|--------------------|---|---|---------------------------------|
| 5  |                    |   |   |                                 |
| 10 | 780-880 nm         | GaAs--AS                                    | $\text{Al}_x\text{GaAs}_{1-x}$<br>oder GaAs                 | GaP                             |
| 15 | <690 nm            | GaAs--AS                                    | $(\text{Al}_x\text{Ga}_{1-x})_{0,5}\text{In}_{0,5}\text{P}$ | GaP                             |

VCSELs in dem Bereich von 780-880 nm sind bei Laserdrucker-Anwendungen brauchbar, während VCSELs in dem Bereich von weniger als 690 nm bei Kunststofflichtleiter-Kommunikationen nützlich sind. Diese Materialsysteme sind nur Beispiele. Erweiterungen auf andere Materialsysteme (beispielsweise auf Sb-basierende, N-basierende) liegen innerhalb des Bereichs der vorliegenden Erfindung.

Das Waferbonden kann ferner verwendet werden, um die Stromverteilung von dem Ringkontakt auf der TS-Seite zu verbessern, während ein durchgehender Kontakt benachbart zu dem DBR verwendet wird (siehe Fig. 3). Einige Materialien, die verwendet werden, um DBRs in VCSELs herzustellen, stören möglicherweise die Stromverteilung in die zentralen Licht-emittierenden Bereiche, speziell bei VCSELs mit großen Punktgrößen. Das Anbringen eines dicken transparenten Substrats mit geringem Widerstand und die Verwendung eines durchgehenden Kontakts benachbart zu dem DBR hohen Widerstands würde eine gleichförmigere Strominjektion in die aktive Region ermöglichen, während ermöglicht ist, daß Licht durch das transparente Substrat austritt.

#### Patentansprüche

1. Oberflächen-emittierende Vertikalhohlraum-Laserdiode mit folgenden Merkmalen:  
einer aktiven Schicht (51) mit einer oberen und einer unteren Oberfläche;  
einem oberen und einem unteren Reflektor (53, 55) auf der oberen und der unteren Oberfläche der aktiven Schicht (51) benachbart zu derselben;  
einem transparentem Substrat (57), das an den oberen verteilten Bragg-Reflektor (53) Wafer-gebondet ist; und Kontakte (59, 61) zum Anlegen einer Spannung über die aktive Region.
2. Oberflächen-emittierende Vertikalhohlraum-Laserdiode gemäß Anspruch 1, wobei die Diode einen geringen thermischen Widerstand zeigt.
3. Oberflächen-emittierende Vertikalhohlraum-Laserdiode gemäß Anspruch 2, bei der eine Wärmesenke (63) an der Oberflächen-emittierenden Vertikalhohlraum-Laserdiode innerhalb von 5 µm des unteren Reflektors angebracht ist.
4. Oberflächen-emittierende Vertikalhohlraum-Laserdiode gemäß Anspruch 2 oder 3, bei der die aktive Schicht 51 weniger als 10 µm von der Wärmesenke (63) entfernt ist.
5. Oberflächen-emittierende Vertikalhohlraum-Laserdiode gemäß einem der Ansprüche 1 bis 4, bei der die Wafer-gebondete Grenzfläche einen geringen Ohmschen Widerstand aufweist, das transparente Substrat (57) leitfähig ist, und zumindest ein erster Kontakt (59) direkt zu dem transparenten Substrat hergestellt ist.
6. Oberflächen-emittierende Vertikalhohlraum-Laserdiode gemäß Anspruch 5, bei der ein zweiter Kontakt (61) direkt zu dem unteren Reflektor hergestellt ist, wobei der zweite Kontakt eine durchgehende, nicht-ringförmige geometrische Form aufweist.
7. Oberflächen-emittierende Vertikalhohlraum-Laserdiode gemäß einem der Ansprüche 1 bis 6, bei der gemusterte Regionen (123) für eine optische Eingrenzung innerhalb von 2 µm der Waferverbindung platziert sind.
8. Oberflächen-emittierende Vertikalhohlraum-Laserdiode gemäß Anspruch 5, bei der gemusterte Regionen (123) innerhalb der Diodenstruktur nicht weiter als 2 µm von der Waferverbindung entfernt platziert sind, um entweder eine optische oder eine strommäßige Eingrenzung zu bewirken.
9. Oberflächen-emittierende Vertikalhohlraum-Laserdiode gemäß einem der Ansprüche 1 bis 8, bei der zusätzliche reflektierende Schichten zwischen dem transparenten Substrat und der Wafer-gebondeten Grenzfläche platziert sind.
10. Oberflächen-emittierende Vertikalhohlraum-Laserdiode gemäß Anspruch 9, bei der gemusterte Regionen (123) innerhalb der Bauelementstruktur nicht weiter als 2 µm von der Waferverbindung entfernt platziert sind, um zumindest entweder eine optische oder eine strommäßige Eingrenzung zu bewirken.
11. Oberflächen-emittierende Vertikalhohlraum-Laserdiode gemäß einem der Ansprüche 1 bis 10, bei der zumindest ein Teil (107) einer äußeren Oberfläche des transparenten Substrats geformt ist, um das Licht in eine bevorzugte Richtung umzuleiten.
12. Oberflächen-emittierende Vertikalhohlraum-Laserdiode gemäß einem der Ansprüche 1 bis 11, bei der



zumindest eine optoelektronische Komponente (105) auf einer freiliegenden Oberfläche des Bauelements angebracht ist.

13. Oberflächen-emittierende Vertikalhohlraum-Laserdiode gemäß Anspruch 12, bei der die optoelektronische Komponente ein Photodetektor (105) ist.

14. Oberflächen-emittierende Vertikalhohlraum-Laserdiode gemäß einem der Ansprüche 10 bis 13, bei der das Befestigungsverfahren ein Wafer-Bonden einschließt.

15. Array von Oberflächen-emittierenden Vertikalhohlraumlasern, das aus einer Mehrzahl von einzelnen Oberflächenemittierenden Vertikalhohlraumlasern besteht, wobei jeder einzelne Oberflächen-emittierende Vertikalhohlraumlaser folgende Merkmale aufweist:

eine aktive p-n-Übergangsschicht (51), wobei eine erste freiliegende Oberfläche der aktiven Schicht einen p-Typ-Halbleiter aufweist, und eine zweite freiliegende Oberfläche der aktiven Schicht einen n-Typ-Halbleiter aufweist;

einen verteilten p-Typ-Bragg-Reflektor (53) benachbart zu der freiliegenden p-Typ-Halbleiteroberfläche der aktiven Schicht, der dieselbe abdeckt und mit derselben Gitter-angepaßt ist; und

einen verteilten n-Typ-Bragg-Reflektor (55) benachbart zu der freiliegenden n-Typ-Halbleiteroberfläche der aktiven Schicht, der dieselbe abdeckt und Gitter-angepaßt zu derselben ist; und

ein einzelnes leitfähiges Substrat (57), das entweder einen n-Typ- oder einen p-Typ-Halbleiter aufweist, wobei das einzelne Substrat (57) an die verteilten Bragg-Reflektoren (53) jedes einzelnen Oberflächen-emittierenden Vertikalhohlraumlasers, der den gleichen Halbleitertyp wie das Substrat (57) aufweist, Wafer-gebondet ist, wobei die Wafer-gebondete Grenzfläche einen geringen Ohmschen Widerstand aufweist, was ermöglicht, daß alle Laser mit dem gleichen Substrat elektrisch gekoppelt sind.

16. Oberflächen-emittierende Vertikalhohlraum-Laserdiode mit folgenden Merkmalen:

einer aktiven Schicht (51) mit einer oberen und einer unteren Oberfläche;

einem oberen und einem unteren verteilten Bragg-Reflektor (53, 55) oberhalb und unterhalb der aktiven Schicht und benachbart zu der oberen und der unteren Oberfläche;

einer Wafer-gebondeten Grenzfläche innerhalb zumindest eines der verteilten Bragg-Reflektoren;

Kontakte zum Anlegen einer Spannung über die aktive Region (59, 61); und

gemusterten Regionen (123) innerhalb von 2 µm der Waferbondstelle, um entweder eine optische oder eine strommäßige Eingrenzung zu bewirken.

17. Verfahren zum Herstellen eines Oberflächen-emittierenden Vertikalhohlraumlasers mit einem transparenten Substrat (57) mit folgenden Schritten:

Aufwachsen eines ersten verteilten Bragg-Reflektors (55) Gitter-angepaßt auf ein absorbierendes Substrat; Aufwachsen einer Gitter-angepaßten aktiven Region (51) auf den ersten verteilten Bragg-Reflektor, wobei

die aktive Region zumindest einen Quantentopf und Eingrenzungsregionen mit größeren Bandlücken als der Quantentopf aufweist und Licht als Reaktion auf eine Strominjektion erzeugt;

Aufwachsen eines Gitter-angepaßten, zweiten verteilten Bragg-Reflektors (53) auf der Oberseite der aktiven Region;

Wafer-Bonden eines zweiten Substrats (57), das für das Licht, das durch die aktive Region erzeugt wird, transparent ist, an den zweiten verteilten Bragg-Reflektor;

Selektives Beseitigen des absorbierenden Substrats; und

Bilden eines oberen und eines unteren Kontakts (59, 61) zum Injizieren von Strom in die aktive Region.

18. Verfahren gemäß Anspruch 17, bei dem der Laser einen geringen thermischen Widerstand zeigt.

19. Verfahren gemäß Anspruch 18, bei dem eine Wärmesenke (63) an zumindest entweder dem unteren Kontakt oder dem ersten verteilten Bragg-Reflektor angebracht wird, wobei die aktive Region nicht weiter als 10 µm von der Wärmesenke entfernt ist.

20. Verfahren gemäß einem der Ansprüche 17 bis 19, bei dem die Waferbondstelle einen geringen Ohmschen Widerstand aufweist, das transparente Substrat (57) leitfähig ist und ein Kontakt (59) direkt zu dem transparenten Substrat hergestellt wird.

21. Verfahren gemäß Anspruch 20, bei dem ein durchgehender, nicht-ringförmiger Kontakt direkt auf dem ersten verteilten Bragg-Reflektor gebildet wird.

22. Verfahren gemäß Anspruch 20 oder 21, bei dem zumindest entweder der zweite Bragg-Reflektor (53) oder das transparente Substrat (57) vor dem Wafer-Bonden gemustert werden, um zumindest entweder eine optische oder eine strommäßige Eingrenzung in dem Laser zu bewirken.

23. Verfahren gemäß einem der Ansprüche 17 bis 22, bei dem reflektierende Schichten zu dem transparenten Substrat hinzugefügt werden.

24. Verfahren gemäß Anspruch 23, bei dem zumindest entweder der zweite Bragg-Reflektor (53) oder das transparente Substrat (57) vor dem Waferbonden gemustert werden, um zumindest entweder eine optische oder eine strommäßige Eingrenzung in dem Laser zu bewirken.

25. Verfahren gemäß einem der Ansprüche 17 bis 24, bei dem zumindest entweder der zweite Bragg-Reflektor (53) oder das transparente Substrat (57) vor dem Waferbonden gemustert werden, um eine optische und strommäßige Eingrenzung in dem Bauelement zu bewirken.

26. Verfahren gemäß einem der Ansprüche 17 bis 25, bei dem eine äußere Oberfläche (107) des transparenten Substrats gefertigt wird, um Licht, das durch das transparente Substrat fällt, umzuleiten.

27. Verfahren gemäß einem der Ansprüche 17 bis 26, bei dem ein optoelektronisches Bauelement (105) auf einer freiliegenden Oberfläche des Lasers befestigt wird.

28. Verfahren gemäß Anspruch 27, bei dem das optoelektronische Bauelement ein Photodetektor (105) ist.

29. Verfahren gemäß Anspruch 27, bei dem das Befestigungsverfahren ein Waferbonden aufweist.

30. Verfahren zum Herstellen eines Oberflächen-emittierenden Vertikalhohlraumlasers mit folgenden

**Schritten:**

Anbringen eines ersten verteilten Bragg-Reflektors (55) benachbart zu einer aktiven Schicht (51), wobei die aktive Schicht benachbart zu einem zweiten verteilten Bragg-Reflektor (53) ist, wobei die aktive Schicht (51) zumindest einen Quantentopf und Eingrenzungsregionen aufweist, deren Bandlücken größer als der Quantentopf sind, wobei die aktive Schicht (51) Licht als Reaktion auf eine Strominjektion erzeugt;

Mustern zumindest eines der verteilten Bragg-Reflektoren (53, 55) und eines zweiten freiliegenden Substrats (57), um zumindest entweder eine optische oder eine strommäßige Eingrenzung zu bewirken; Wafer-Bonden der freiliegenden Substratoberfläche an den Laser, um eine Waferbondstelle mit einem geringen Ohmschen Widerstand zu bilden; und

Bilden eines oberen und eines unteren Kontakts (59, 61) zum Injizieren von Strom in die aktive Region.

31. Verfahren gemäß Anspruch 30, bei der zusätzliche reflektierende Schichten vor dem Wafer-Bonden auf dem Substrat gebildet werden, um das Reflexionsvermögen von einem der Spiegel zu verbessern.

32. Verfahren zum Bilden eines Arrays von Oberflächen-emittierenden Vertikalhohlraumlasern mit einer gemeinsamen elektrischen Verbindung zu einem gemeinsamen Substrat, wobei das Verfahren folgende Schritte aufweist:

Bilden einer Mehrzahl von Oberflächen-emittierenden Vertikalhohlraumlasern, wobei jeder Oberflächen-emittierende Vertikalhohlraumlaser folgende Merkmale aufweist:

ein Aufwachssubstrat;

einen ersten verteilten Bragg-Reflektor (55) eines ersten Leitfähigkeitstyps, der auf das Aufwachssubstrat aufgewachsen wird;

eine aktive Schicht (51), die auf den ersten verteilten Bragg-Reflektor (55) aufgewachsen wird; und

einen zweiten verteilten Bragg-Reflektor (53) eines zweiten Leitfähigkeitstyps, der auf die aktive Schicht (51) aufgewachsen wird;

Bilden einer Waferbondstelle mit einem geringen Ohmschen Widerstand zwischen den zweiten verteilten Bragg-Reflektoren (53) aller Laser und einem zweiten Substrat (57), wobei das zweite Substrat (57) den gleichen Leitfähigkeitstyp wie die zweiten verteilten Bragg-Reflektoren (53) aufweist; und

Beseitigen des Aufwachssubstrats von allen Oberflächenemittierenden Vertikalhohlraumlasern, wodurch eine gemeinsame elektrische Verbindung zwischen jedem Oberflächen-emittierenden Vertikalhohlraumlaser und dem zweiten Substrat mittels einer Waferbondstelle gebildet wird.

---

Hierzu 7 Seite(n) Zeichnungen

---

- Leerseite -

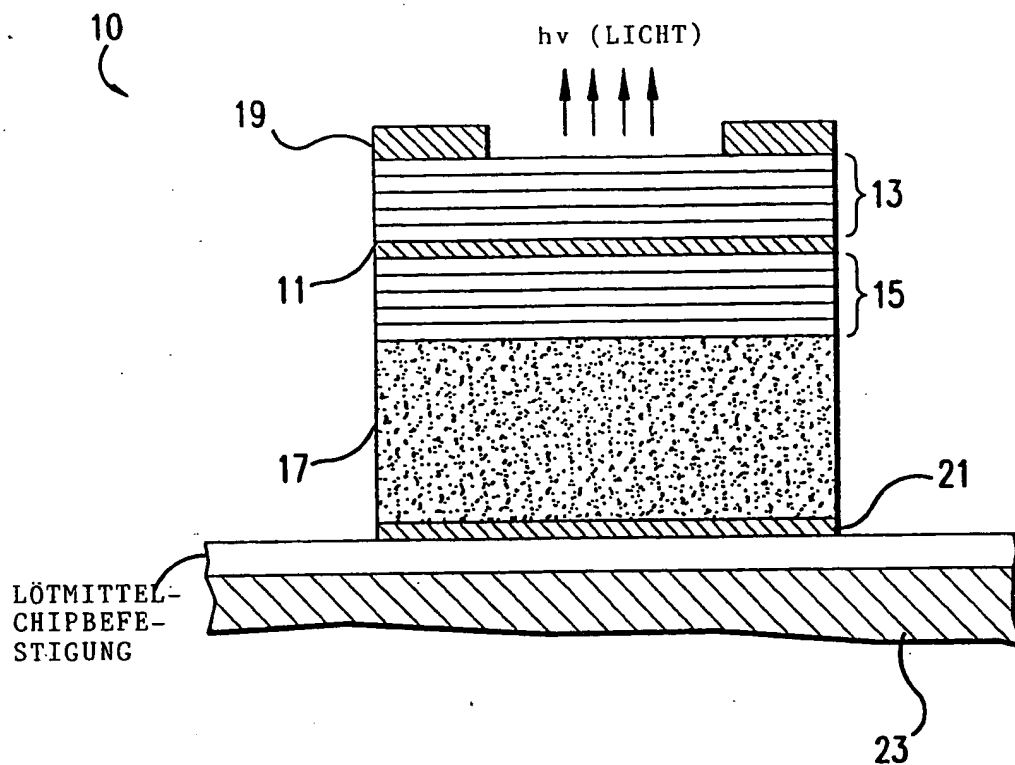


FIG.1

(STAND DER TECHNIK)

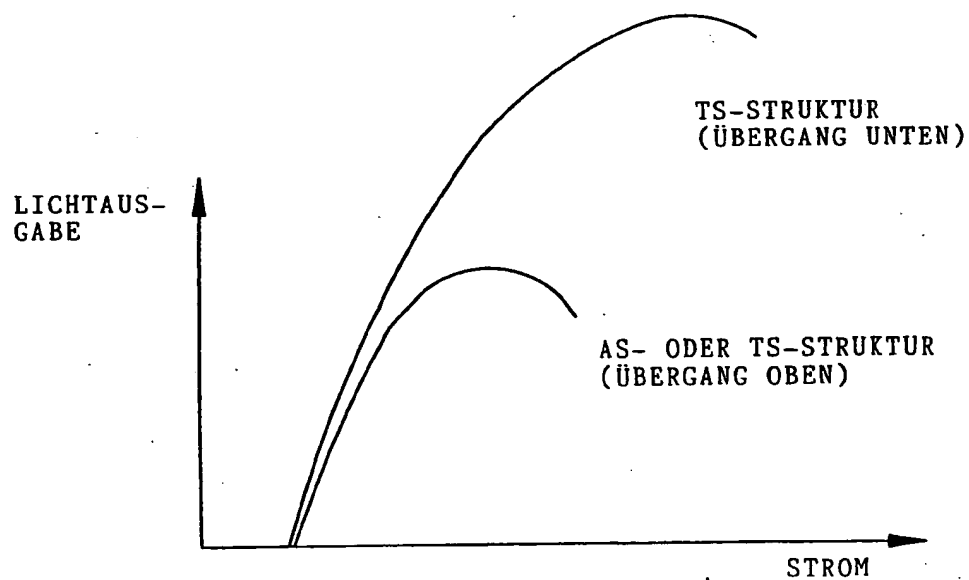


FIG.2

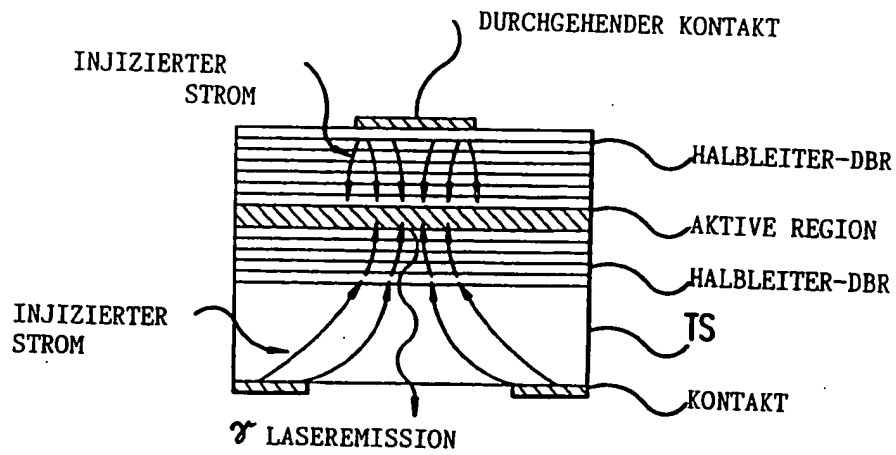


FIG.3A

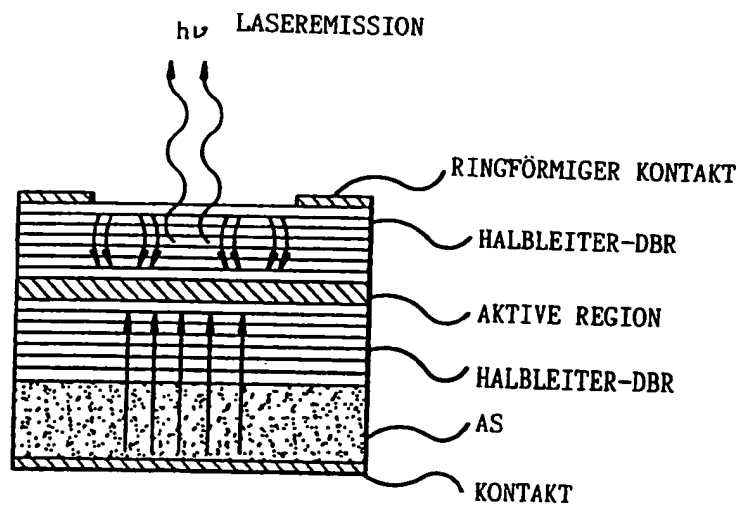


FIG.3B

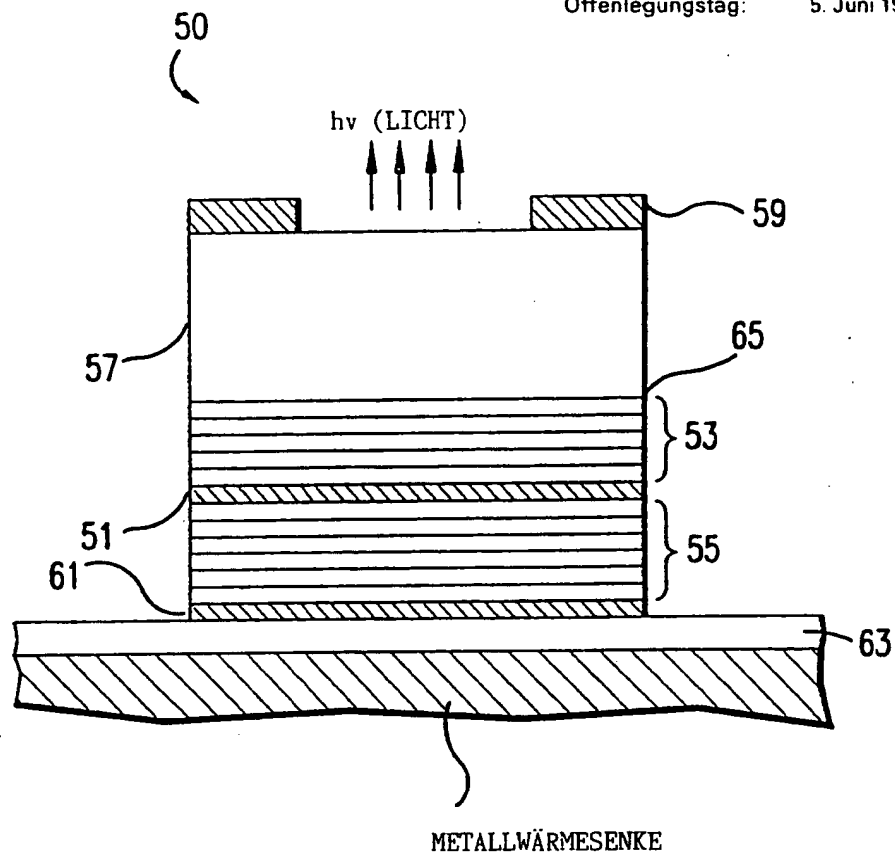


FIG. 4

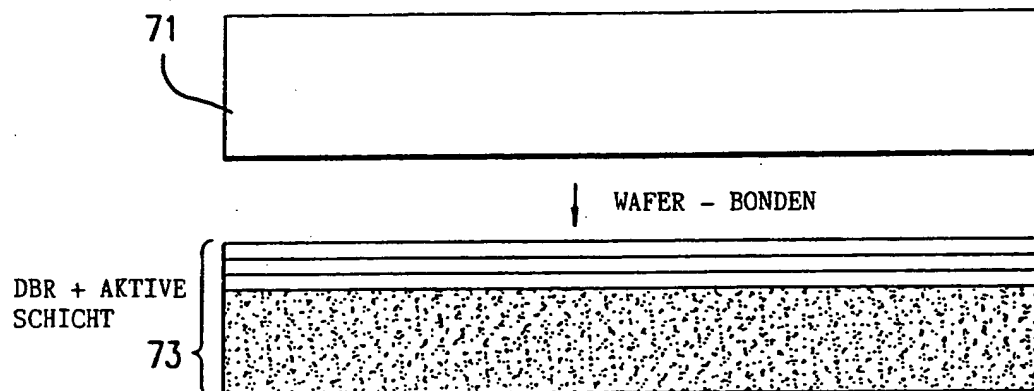


FIG. 5

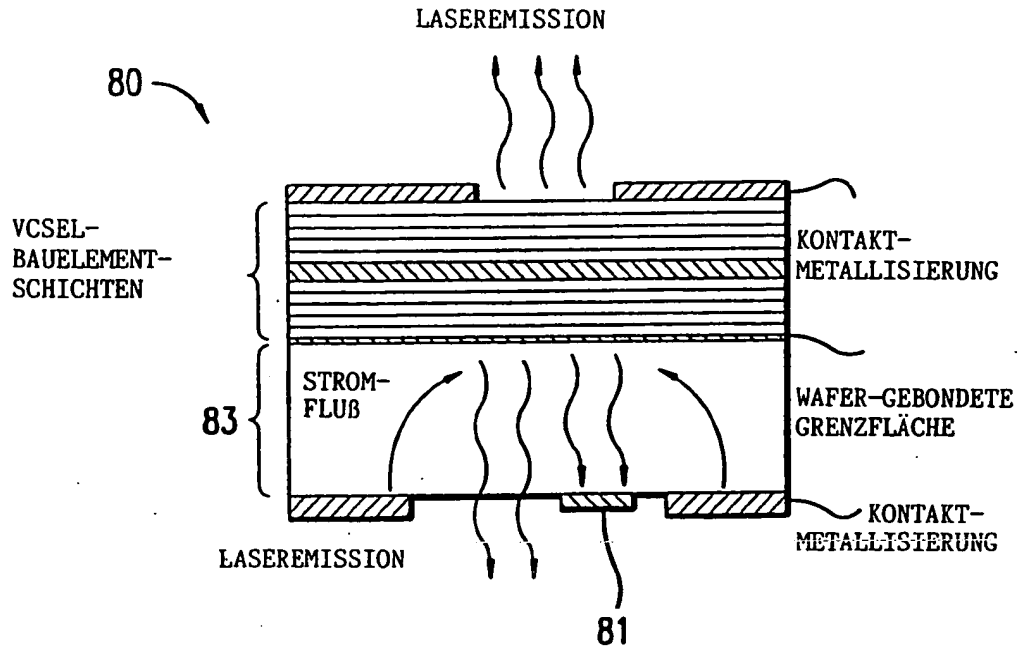


FIG.6a

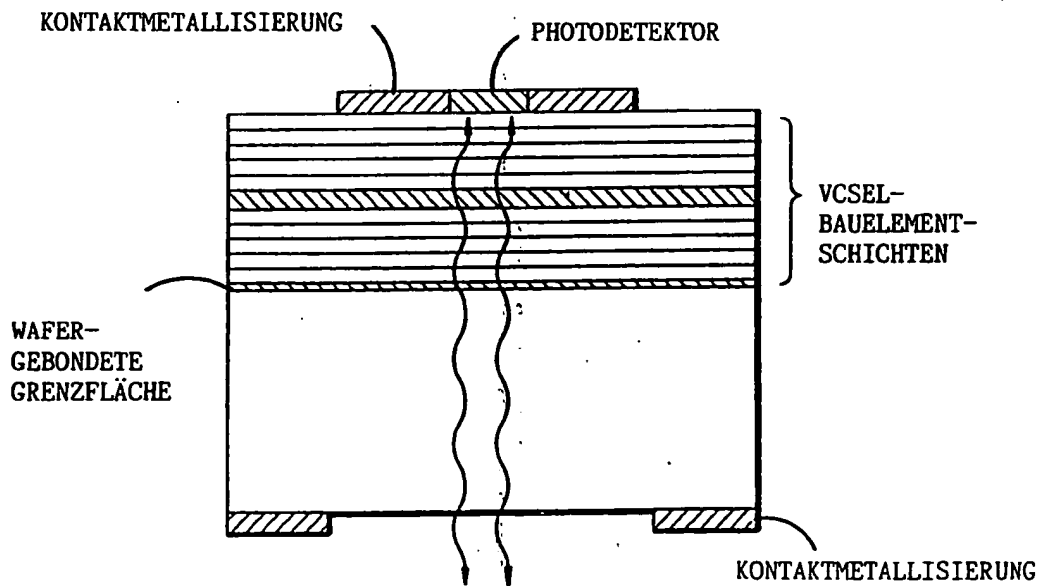


FIG.6b

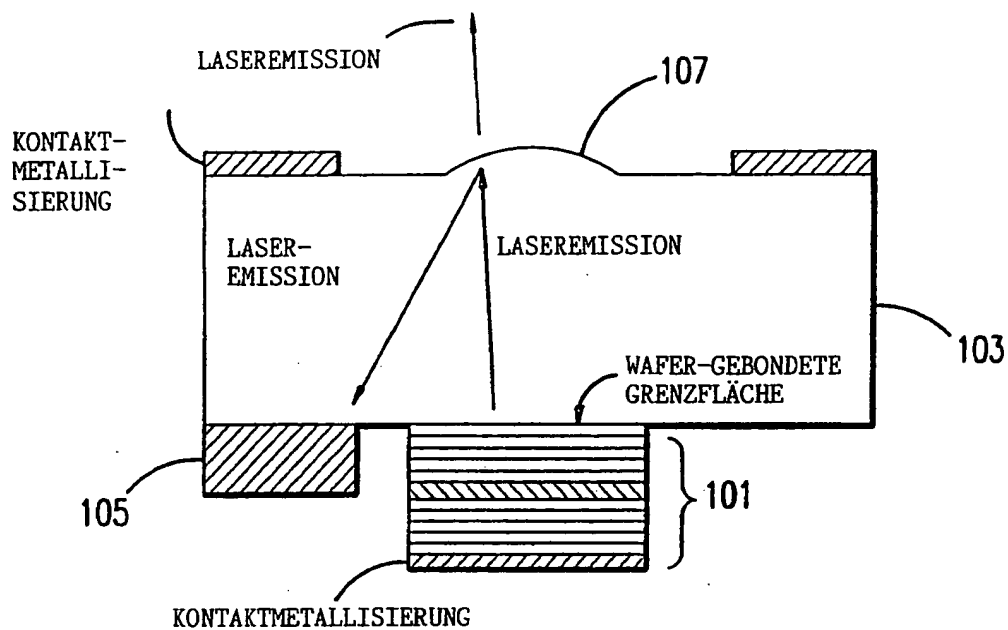


FIG. 7

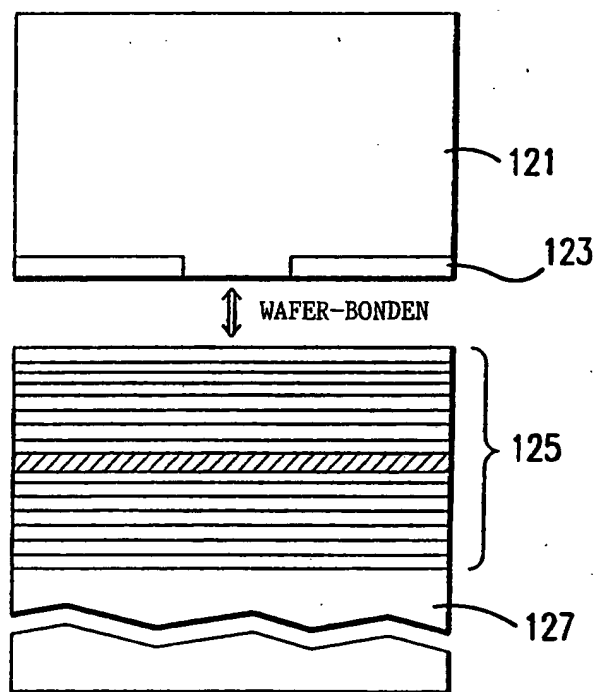


FIG. 8a



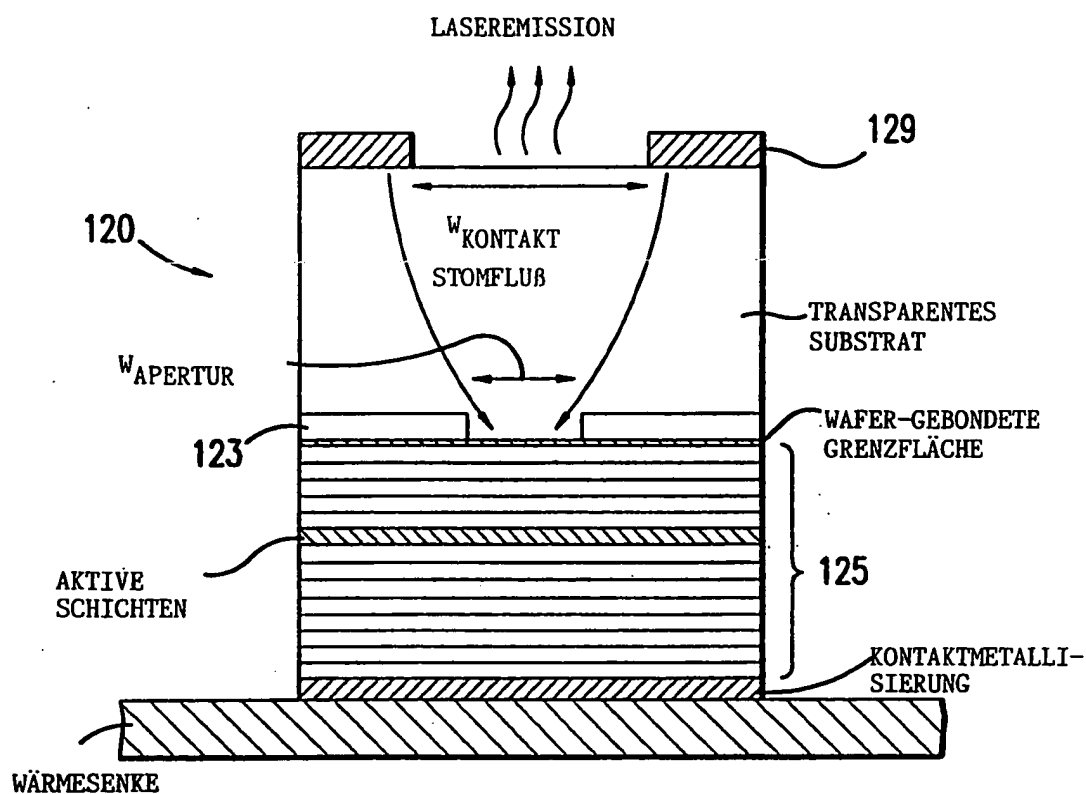


FIG.8b

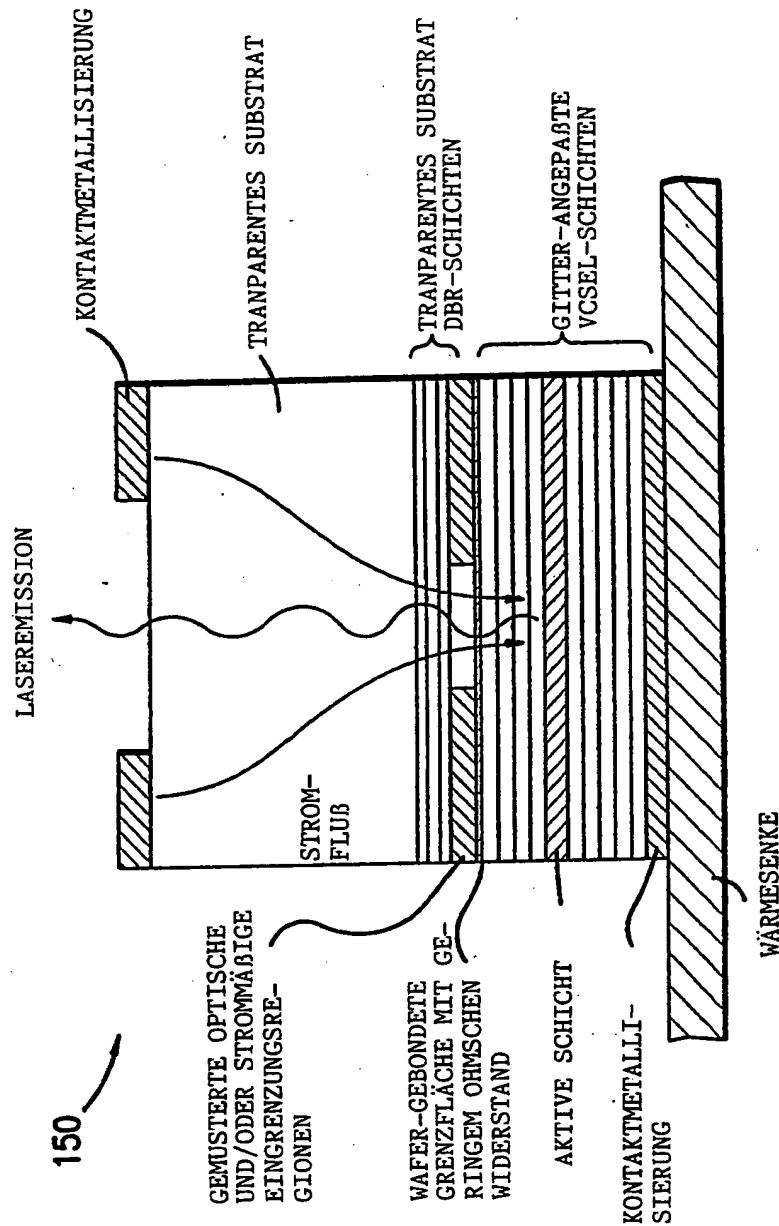


FIG. 8c

Docket # MAN-IT 213  
 Applic. # 10/047,613  
 Applicant: Karl Joachim Ebeling  
 Lerner and Greenberg, P.A. et al.  
 Post Office Box 2480  
 Hollywood, FL 33022-2480  
 Tel: (954) 925-1100 Fax: (954) 925-1101